

Searching PAJ

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-037433  
(43)Date of publication of application : 08.02.1998  
H03F 3/60  
H01P 5/02  
H03F 1/02

(51)Int.Cl.

(21)Application number : 07-110988  
(22)Date of filing : 09.05.1995

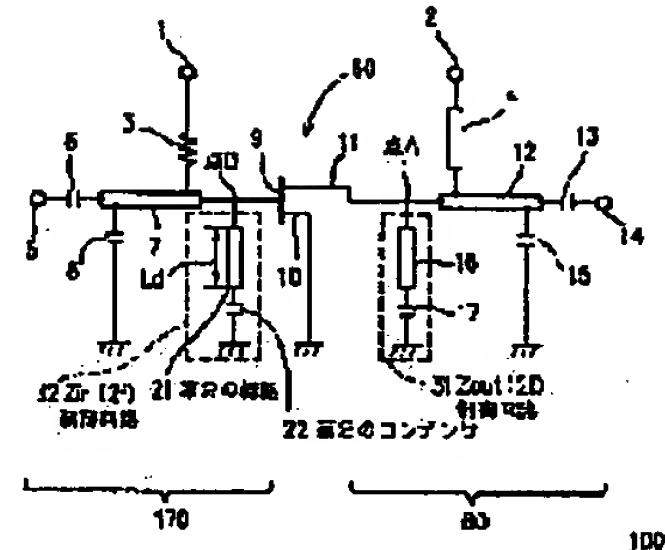
(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD  
(72)Inventor : MAEDA MASAHIRO  
ISHIKAWA OSAMU  
TAKEHARA HIROYASU

(30)Priority  
Priority number : 08105430 Priority date : 19.05.1994 Priority country : JP

(54) HIGH FREQUENCY POWER AMPLIFIER

(57)Abstract:

PURPOSE: To obtain the high frequency power amplifier in which a drain efficiency is considerably improved.  
CONSTITUTION: An input side RF terminal 5 connects to a gate 9 of an FET 60 via an input matching line 7. A source 10 of the FET 60 connects to ground. Furthermore, a drain 11 of the FET 60 connects to an output RF terminal 14 via an output matching line 12. An output impedance control circuit 31 provided with a 1st line 16 and a 1st capacitor 17 is connected to a line connecting to the drain 11 of the FET 60. A second harmonic wave input impedance control circuit 32 provided with a grounding use 2nd capacitor 22 and a 2nd line (21) whose length  $L_d$  is longer than nearly a  $1/4$  wavelength with respect to the basic wave frequency is connected to the line connecting to the gate 9 of the FET 60. Thus, the impedance against harmonics is controlled at the input of a power TR.



LEGAL STATUS

<http://www1.ipdl.jpo-miti.go.jp/PA1/result/detail/main/wAAAa14578DA408037433P1.htm>

01/01/10

Searching PAJ

2/2 ページ

[Date of request for examination] 09.05.1995  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number] 2695395  
[Date of registration] 12.09.1997  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

Copyright (C), 1998,2000 Japanese Patent Office



(19)日本国特許庁 (JP)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2695395号

(45)発行日 平成9年(1997)12月24日

(24)登録日 平成9年(1997)9月12日

(51)Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	FI	技術表示箇所
H 0 3 F	3/60		H 0 3 F	3/60
H 0 1 P	5/02		H 0 1 P	5/02
H 0 3 F	1/02		H 0 3 F	1/02

請求項の数12(全 17 頁)

(21)出願番号 特願平7-110966

(22)出願日 平成7年(1995)5月9日

(65)公開番号 特開平8-37433

(43)公開日 平成8年(1996)2月6日

(31)優先権主張番号 特願平6-105430

(32)優先日 平6(1994)5月19日

(33)優先権主張国 日本(JP)

(73)特許権者 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 前田 昌宏

大阪府門真市大字門真1006番地 松下電  
器産業株式会社内

(72)発明者 石川 修

大阪府門真市大字門真1006番地 松下電  
器産業株式会社内

(72)発明者 竹原 宏泰

大阪府門真市大字門真1006番地 松下電  
器産業株式会社内

(74)代理人 弁理士 山本 秀策

審査官 朽名 一夫

最終頁に続く

(54)【発明の名称】 高周波電力増幅器

1

(57)【特許請求の範囲】

【請求項1】 電力用トランジスタと、

該電力用トランジスタの入力に接続されている入力イン  
ピーダンス整合回路と、該電力用トランジスタの出力に接続されている出力イン  
ピーダンス整合回路と、

を備え、

該入力インピーダンス整合回路は、基本波周波数の2次  
高調波に対する入力インピーダンスを所定の範囲内に設  
定する入力高調波制御回路を有し、該入力高調波制御回  
路は、該基本波周波数の該2次高調波より低い周波数に  
対して共振点を有していて、該入力高調波制御回路は、  
該電力用トランジスタの入力に接続されている、高周波  
電力増幅器。

【請求項2】 前記入力高調波制御回路は、前記基本波

2

周波数の前記2次高調波に対する入力インピーダンス  
を、スミスチャート上で点A ( $0 + j4\Omega$ )、点B ( $0 + j25\Omega$ )、点C ( $5 + j25\Omega$ ) 及び点D ( $5 + j4\Omega$ ) で囲まれた範囲内に設定する、請求項1に記載の  
高周波電力増幅器。

【請求項3】 前記入力高調波制御回路が、

前記基本波周波数に相当する波長の1/4より長い電気  
長を有する線路と、一端が該線路に直列に接続され、他端が接地されている  
コンデンサと、

を備えている、請求項1に記載の高周波電力増幅器。

【請求項4】 前記入力高調波制御回路が、前記基本波  
周波数に相当する波長の1/8より長い電気長を有して  
いて他端が開放されている線路を含む、請求項1に記載  
の高周波電力増幅器。

回路のインピーダンスを、FET60の内部インピーダンスに整合させる。同様に、出力インピーダンス整合回路80は、出力側RF端子14に接続された外部回路のインピーダンスを、FET60の内部インピーダンスに整合させる。

【0006】入力インピーダンス整合回路70において、FET60のゲート9は、入力側直流阻止コンデンサ6及び入力側整合用線路7を介して、入力側RF端子5に接続されている。入力側整合用線路7は、抵抗3を介してゲートバイアス電圧供給端子1に接続されているとともに、入力側整合用コンデンサ8を介して接地されている。

【0007】一方、出力インピーダンス整合回路80において、FET60のドレイン11は、出力側直流阻止コンデンサ13及び出力側整合用線路12を介して、出力側RF端子14に接続されている。出力側整合用線路12は、チョークコイル4を介してドレインバイアス電圧供給端子2に接続されているとともに、出力側整合用コンデンサ15を介して接地されている。さらに、FET60のドレイン11に接続された線路の点Aと接地レベルとの間には、第1の線路16及び第1のコンデンサ17が直列に接続されている。

【0008】FET60のソース10は、直接接地されている。

【0009】以上のような構成において、入力インピーダンス整合回路70は、入力側整合用線路7の長さを入力側整合用コンデンサ8の容量とを調整することにより、基本波周波数において入力インピーダンスの整合をとるように設計される。同様に出力インピーダンス整合回路80は、出力側整合用線路12の長さ出力側整合用コンデンサ15の容量とを調整することにより、基本波周波数において出力インピーダンスの整合をとるように設計されている。なお、以下では、図1の点Bより見た基本波（周波数 $f$ ）に対する入力インピーダンスを $Z_{in}(f)$ 、点Aより見た基本波に対する出力インピーダンスを $Z_{out}(f)$ と略記する。

【0010】点Aに接続された第1の線路16の長さ $L_a$ は、その電気長が基本波周波数 $f$ に相当する波長の $1/4$ になるように設計されている。この結果、点Aから第1の線路16を見たインピーダンスは、基本波に対しては無限大となる。一方、上記のように設計された長さ $L_a$ は、基本波と比べて2倍の周波数 $2f$ を有し波長が $1/2$ である2次高調波に対しては、 $1/2$ 波長に相当する。したがって、点Aから第1の線路16を見たインピーダンスは、2次高調波に対しては零となる。

【0011】これより、第1の線路16と第1のコンデンサ17とからなる回路31は、2次高調波に対する出力インピーダンス $Z_{out}(2f)$ を、基本波に対する出力インピーダンス $Z_{out}(f)$ に影響を与えることなく独立して制御することができ、2次高調波に対する

出力インピーダンス制御回路として機能する。以下では、この回路31を $Z_{out}(2f)$ 制御回路31と略記する。

【0012】高周波電力増幅器においては、使用されるFET60が決まれば、動作効率を最大にするために必要な各インピーダンス $Z_{in}(f)$ 、 $Z_{out}(f)$ 及び $Z_{out}(2f)$ の最適値は、一般に一義的に求められる。

【0013】

10 【発明が解決しようとする課題】すでに述べたように、上記のような $Z_{out}(2f)$ 制御回路31を用いて、2次高調波に対する出力インピーダンス $Z_{out}(2f)$ だけを制御する従来の高周波電力増幅器50では、GaAsFETを用いた2段構成において、低電圧動作（3.3V）条件で総合効率61.5%が得られている。ドレイン電圧が低い条件では高効率化を実現することは難しく、上述のような3.3V動作の条件における総合効率61.5%という値は、GaAsFETを用いた従来の高周波電力増幅器としてはほぼ最高性能である。すなわち、従来技術の構成では、さらなる高効率化の達成は困難である。

20 【0014】本発明は、従来技術の上記課題を解決するためになされたものであり、その目的は、より高効率化の高周波電力増幅器を提供することにある。

【0015】

30 【課題を解決するための手段】本発明の高周波電力増幅器は、電力用トランジスタと、該電力用トランジスタの入力に接続されている入力インピーダンス整合回路と、該電力用トランジスタの出力に接続されている出力インピーダンス整合回路と、を備え、該入力インピーダンス整合回路は、基本波周波数の高調波に対する入力インピーダンスを所定の範囲内に設定する入力インピーダンス制御回路を有し、該入力インピーダンス制御回路は、該電力用トランジスタの入力に接続されており、そのことにより、上記課題を解決する。

【0016】ある実施例では、前記入力インピーダンス制御回路が、前記電力用トランジスタの動作周波数帯域より低い周波数の高調波に対して共振点を有している。

40 【0017】他の実施例では、前記入力インピーダンス制御回路は、2次高調波に対する入力インピーダンスを、スミスチャート上で点A（ $0+j4\Omega$ ）、点B（ $0+j25\Omega$ ）、点C（ $5+j25\Omega$ ）及び点D（ $5+j4\Omega$ ）で囲まれた範囲内に設定する。

【0018】さらに他の実施例では、前記入力インピーダンス制御回路が、前記基本波周波数に相当する波長の $1/4$ より長い電気長を有する線路と、一端が該線路に直列に接続され、他端が接地されているコンデンサと、を備えている。

50 【0019】さらに他の実施例では、前記入力インピーダンス制御回路が、前記基本波周波数に相当する波長の

る)は、基本波周波数の高調波に対する出力インピーダンスを制御して、所定の値に設定する。これによって、より効率的な出力インピーダンスの整合が達成されて、高周波電力増幅器の動作効率がより向上する。

【0036】あるいは、請求項7及び11に規定するように、2次高調波に対する出力インピーダンスが前記電力用トランジスタの最大動作効率をもたらす値に設定されるように、出力インピーダンス制御回路を構成する。これによって、高周波電力増幅器の動作効率が向上する。

【0037】

【実施例】以下、本発明の高周波電力増幅器の実施例を、図面を参照しながら説明する。以下の説明において、それ以前に説明を加えた図面と等価な部分については、同一の参照番号を付す。

【0038】(実施例1)図2は、本発明の第1の実施例における高周波電力増幅器100の回路図である。

【0039】高周波電力増幅器100は所定の値の比誘電率 $\epsilon_r$ を有する基板上に設けられており、FET60、FET60の入力側に接続された入力インピーダンス整合回路170、及びFET60の出力側に接続された出力インピーダンス整合回路80を備えている。高周波電力増幅器100は、先に図1を参照して説明した従来の高周波電力増幅器の構成に対して、入力インピーダンス整合回路170の構成が異なっている。

【0040】具体的には、FET60のゲート9に接続された線路の点Bに、長さ $L_d$ の第2の線路21及び第2の線路21を接地する第2のコンデンサ22が、直列に接続されている。第2の線路21の長さ $L_d$ を、その電気長が基本波周波数に対してほぼ $1/4$ 波長に相当するように設計すれば、点Bから第2の線路21を見たインピーダンスは基本波に対しては無限大となる。一方、上記のように設計された長さ $L_d$ は、基本波の $1/2$ の波長を有する2次高調波に対しては $1/2$ 波長に相当するので、点Bから第2の線路21を見たインピーダンスは、2次高調波に対してはほぼ零となる。これより、第2の線路21と第2のコンデンサ22とからなる回路32は、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を、基本波に対する入力インピーダンス $Z_{in}(f)$ に影響を与えることなく独立して制御することができ、2次高調波に対する入力インピーダンス制御回路として機能する。以下では、この回路32を $Z_{in}(2f)$ 制御回路32と略記する。

【0041】高周波電力増幅器100において使用するFET60として、例えばGaAsMESFETを使用することができる。このようなGaAsMESFETは、例えば、半絶縁性GaAs基板上にシリコンをイオン注入した後にアニール処理してチャンネルを形成し、そのチャンネルにリセスを施すことによって形成することができる。FET60のパラメータは、典型的には総ゲ

ート幅( $W_g$ )=12mm、飽和電流( $I_{dss}$ )=2.5A、ゲート・ソース間耐圧10V以上、及びゲート・ドレイン間耐圧20V以上である。

【0042】上記のFET60の動作効率を基本波周波数で最大とするために必要な各インピーダンス $Z_{in}(f)$ 、 $Z_{out}(f)$ 及び $Z_{out}(2f)$ の最適値は、それぞれ一義的に求まる。例えば、基本波周波数 $f=950\text{MHz}$ 、ドレイン電圧3.5V、入力電力20dBmという条件下で、第2の線路21の長さ $L_d$ を、その電気長が比誘電率( $\epsilon_r$ )=10の基板上で周波数950MHzに対してほぼ $1/4$ 波長に相当する $L_d=30\text{mm}$ に調整した場合には、各インピーダンスの最適値は、それぞれ $Z_{in}(f)=4+j12\Omega$ 、 $Z_{out}(f)=6+j1\Omega$ 、 $Z_{out}(2f)=0.5+j13\Omega$ である。図3に示すスミスチャートには、それぞれの最適値をプロットしている。

【0043】次に、良好なドレイン効率を得られる2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の領域を調べるために、第2の線路21の長さ $L_d$ の変化に伴う高周波電力増幅器100の出力特性の変化を調べた。具体的には、第2の線路21の長さ $L_d$ を比誘電率( $\epsilon_r$ )=10の基板上で28mmから35mmまで変化させて、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の変化を測定した。図4は、その測定結果を示すスミスチャート図である。

【0044】図4に示すように、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ は、スミスチャート上の短絡点S( $0+j0\Omega$ )を中心に、点G( $1.5+j25\Omega$ )から点I( $1.5-j25\Omega$ )まで変化した。このように、第2の線路21の長さ $L_d$ を変化させれば、基本波に対する入力インピーダンス $Z_{in}(f)$ をほとんど変化させることなく、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を、スミスチャート上で短絡点S( $=0+j0\Omega$ )を中心とした弧を描くように変化させることができる。

【0045】図5は、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の位相角と高周波電力増幅器100の出力特性(ドレイン効率及び出力電力)との関係を示す。上記と同様に、第2の線路21の長さ $L_d$ を28mmから35mmまで変化させ、点Bより見た2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を図4に示したように変化させた。測定は、基本波周波数950MHz、ドレイン電圧3.5V、入力電力20dBmという条件下で行った。

【0046】これより、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の位相角が $160^\circ$ 、すなわち $Z_{in}(2f)=0.5+j9\Omega$ のときに、出力電力32.5dBmかつドレイン効率75%という極めて良好な特性が得られた。この特性は、従来技術に比べてドレイン効率に換算して10%の向上である。さらに、2次



化させた。基本波に対する入出力インピーダンス $Z_{in}(f)$ 、 $Z_{out}(f)$ 、および2次高調波に対する出力インピーダンス $Z_{out}(2f)$ は、それぞれ図3に示す一定値に設定した。

【0056】図7に示すように、先に述べた実測結果とよく一致した結果がシミュレーションによっても確認された。すなわち、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の位相角が $160^\circ$ のときに、出力電力 $P_{out}=31.5\text{ dBm}$ 及びドレイン効率 $=76\%$ という良好な特性が得られている。一方で、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ が零で位相角が $180^\circ$ のとき、つまり2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の短絡条件が達成される場合には、出力電力及びドレイン効率がともに低下して動作特性が極端に劣化することが、シミュレーションによっても確認された。

【0057】以下に、高効率化のメカニズム、及び2次高調波に対する入力インピーダンス $Z_{in}(2f)$ が零となる条件で動作特性が極端に劣化する原因、のそれぞれに関する発明者の検討結果を述べる。

【0058】高効率化のメカニズムを、図8(a)及び(b)に示すゲート端での電圧電流波形を参照しながら説明する。

【0059】図8(a)は、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を最適に制御した場合の電圧電流波形であり、図8(b)は、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ をまったく制御しない場合の電圧電流波形である。具体的には、図8(a)は $Z_{in}(2f)=0.5+j9\Omega$ の場合であって、図8(b)は $Z_{in}(2f)=45-j100\Omega$ の場合である。いずれの場合も、入力電力は $20\text{ dBm}$ 一定である。

【0060】これより、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の制御を行わない場合(図8(b))にはサイン波状であるゲート端での電圧波形が、適切な制御を行うことによって、図8(a)に示すように台形波に近くなっているのが分かる。ゲート電圧波形が台形波に近くなることにより、ドレイン端での電圧/電流のスイッチングが促進され、ドレイン端において電流と電圧とが同時に発生する時間が短縮される。この結果、FETの内部で熱として放散される電力が減

り、RF電力への変換効率が改善される。

【0061】一方、動作特性の劣化原因を、図8(c)を参照して説明する。

【0062】図8(c)は、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ が零となる場合の、ゲート端での電圧電流波形である。この場合、入力電力が一定であるにも関わらず電圧電流波形に乱れが生じている。さらに電圧の振幅が小さくなっている。このような低いゲート電圧では、高周波電力増幅器に含まれるFETを十分に駆動させることができない。この結果、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ が零となる条件では、出力電圧及び効率がいずれも大きく劣化する。

【0063】表1には、本実施例にしたがって得られたいくつかの高周波電力増幅器 $\alpha$ 、 $\beta$ 、 $\gamma$ の動作特性を示す。各高周波電力増幅器 $\alpha$ 、 $\beta$ 、 $\gamma$ は、 $Z_{in}(2f)$ 制御回路によって、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を表1に示す値あるいは範囲内に設定する。

【0064】比較のために表1には、2次高調波に対する入力インピーダンス $Z_{in}(2f)=0+j0\Omega$ に設定した高周波電力増幅器 $\varepsilon$ の動作特性、及び2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の制御を行わない従来例の高周波電力増幅器における動作特性の測定結果も、あわせて示している。

【0065】いずれの高周波電力増幅器も、基本波周波数に対する入出力インピーダンス及び2次高調波に対する出力インピーダンスのそれぞれが、図3に示した最適値、すなわち $Z_{in}(f)=4+j12\Omega$ 、 $Z_{out}(f)=6+j1\Omega$ 及び $Z_{out}(2f)=0.5+j13\Omega$ となるように設計している。また、動作特性の測定は、基本波周波数 $950\text{ MHz}$ 、ドレイン電圧 $3.5\text{ V}$ 及び入力電力 $20\text{ dBm}$ という条件で行った。また、比誘電率 $\varepsilon_r=10$ である基板を使用している。

【0066】表1から明らかなように、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の制御を行う本実施例にしたがって構成された高周波電力増幅器 $\alpha$ 、 $\beta$ 、 $\gamma$ はでは、制御を行わない従来例に比べて動作特性が向上する。

【0067】

【表1】

と同じ特性であった。

【0075】次に、第3の線路23の長さ $L_e$ を13mmから20mmまで変化すると、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ は、先に図4に示した場合とほぼ同様に、スミスチャート上の短絡点Sを中心として大きく弧を描いて変動した。2次高調波に対する入力インピーダンス $Z_{in}(2f)$ が表1に示す領域Sにある時、高周波電力増幅器200の特性は、表1に示す高周波電力増幅器 $\beta$ と同じであった。

【0076】さらに詳しい検討を行った結果、実施例2の高周波電力増幅器200においても、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の値を表1に示した各値または範囲に設定すれば、それに対応して表1に示した各高周波電力増幅器 $\alpha$ 、 $\beta$ 、 $\gamma$ と同様な動作特性が得られることが明らかとなった。

【0077】以上のように本実施例の高周波電力増幅器200では、実施例1で使用したショートスタブ方式にかえて、オープンスタブ方式の $Z_{in}(2f)$ 制御回路（入力インピーダンス制御回路）33を点Bに接続している。そして、所定の動作周波数の値に対して、 $Z_{in}(2f)$ 制御回路33に含まれる第3の線路23の長さ $L_e$ を、その電気長が基本波周波数に相当する波長の $1/8$ より長くなるように設定して、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を先に図6に示した斜線領域に含まれるように設定する。これによって、実施例1と同様の性能が得られる。具体的には、基本波周波数 $f=950\text{MHz}$ であって比誘電率 $\epsilon_r=10$ の基板を使用する場合には、第3の線路23の長さ $L_e$ を、その電気長が基本波周波数に相当する波長の $1/4$ に等しくなる15mmより長い15.5mm～20mmの範囲に設定すればよい。

【0078】（実施例3）以下で説明する本実施例の高周波電力増幅器300では、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を所定の範囲に設定する手段として、実施例1のショートスタブ方式の $Z_{in}(2f)$ 制御回路（入力インピーダンス制御回路）32あるいは実施例2のオープンスタブ方式の $Z_{in}(2f)$ 制御回路（入力インピーダンス制御回路）33に代えて、LC直列共振方式の $Z_{in}(2f)$ 制御回路（入力インピーダンス制御回路）を採用する。

【0079】図10は、本実施例の高周波電力増幅器300の回路図である。高周波電力増幅器300は、FET60、FET60の入力側に接続された入力インピーダンス整合回路370、及びFET60の出力側に接続された出力インピーダンス整合回路80を備えている。高周波電力増幅器300は、先に図2を参照して説明した実施例1の高周波電力増幅器100の構成に対して、入力インピーダンス整合回路370の構成が異なっている。

【0080】具体的には、高周波電力増幅器300の点

Bには、第4の線路24、及び一端が接地された1～2pF程度の容量値を有する第4のコンデンサ25が接続されている。第4の線路24の長さ $L_f$ は、その電気長が $\epsilon_r=10$ の基板上では基本波周波数に対する波長の $1/16$ 程度であり、点Bから第4の線路25を見たインピーダンスは、2次高調波に対してはほぼ零である。一方、第4のコンデンサ25の上記の容量値は、実施例1の $Z_{in}(2f)$ 制御回路32に含まれる第2のコンデンサ22の容量値よりも小さく、2次高調波に対して短絡されないような値に設定されている。この結果、第4の線路24と第4のコンデンサ25とからなる回路34は、2次高調波に対して直列共振するように設定される。高周波電力増幅器300では、この回路34を、 $Z_{in}(2f)$ 制御回路34として機能させる。その他の回路構成は使用するFET60も含めて第1の実施例の高周波電力増幅器100と同様であり、同じ構成要素には同じ参照番号を付けているので、その詳細な説明はここでは省略する。また、各インピーダンス $Z_{in}(f)$ 、 $Z_{out}(f)$ 及び $Z_{out}(2f)$ は、それぞれ図3に示す値と同じに設定する。

【0081】第1の実施例と同様に、基本波周波数 $f=950\text{MHz}$ において評価を行った。第4の線路24の長さ $L_f$ を10mm、第4のコンデンサ25の容量を1.2pFにして、2次高調波に対する入力インピーダンス $Z_{in}(2f)=0.5+j9\Omega$ とした。また、基板の比誘電率 $\epsilon_r=10$ である。このとき、高周波電力増幅器300の特性は、基本波周波数950MHz、ドレイン電圧3.5V、入力電力20dBmの条件で、出力電力32.5dBm、ドレイン効率75%である。これは、表1に示した増幅器 $\alpha$ と同じ特性であった。

【0082】次に、第4のコンデンサ25の容量を1.2pFで一定としたままで、第4の線路24の長さ $L_f$ を7.5mmから14.5mmまで変化すると、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ は、先に図4に示した場合とほぼ同様に、スミスチャート上の短絡点Sを中心として大きく弧を描いて変動した。2次高調波に対する入力インピーダンス $Z_{in}(2f)$ が表1に示す領域Sにある時、高周波電力増幅器300の特性は、表1に示す高周波電力増幅器 $\beta$ と同じであった。

【0083】さらに詳しい検討を行った結果、実施例3の高周波電力増幅器300においても、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の値を表1に示した各値または範囲に設定すれば、それに対応して表1に示した各高周波電力増幅器 $\alpha$ 、 $\beta$ 、 $\gamma$ と同様な動作特性が得られることが明らかとなった。

【0084】以上のように本実施例では、LC直列共振方式の $Z_{in}(2f)$ 制御回路（入力インピーダンス制御回路）34を点Bに接続している。そして、所定の動作周波数の値に対して、 $Z_{in}(2f)$ 制御回路34に含まれる第4の線路24の長さ $L_f$ 及び/または第4の

に近い一端からそれぞれ $L_i + L_j$ 及び $L_i$ の位置に接続されている。高周波電力増幅器500では、出力側整合用コンデンサ15の容量値 $C_{out1}$ 、第2の出力側整合用コンデンサ28の容量値 $C_{out2}$ 、およびそれぞれのコンデンサ15、28の接続位置を決定する長さ $L_i$ 、 $L_j$ を適切に調整して、基本波に対する出力インピーダンス $Z_{out}(f)$ 及び2次高調波に対する出力インピーダンス $Z_{out}(2f)$ を調整する。具体的には、各パラメータの値を、それぞれ $C_{out1} = 1\text{ pF}$ 、 $C_{out2} = 6\text{ pF}$ 、 $L_i = 5.5\text{ mm}$ 及び $L_j = 2\text{ mm}$ とすることによって、点Aより見たインピーダンスを基本波周波数950MHzに対して最大効率を与える $Z_{out}(f) = 6 + j1\Omega$ 及び $Z_{out}(2f) = 0.5 + j13\Omega$ とする。ここで、基板の比誘電率 $\epsilon_r$ は10である。これらのインピーダンスは、図3と同じ値である。

【0095】第1の実施例と同様に、基本波周波数 $f = 950\text{ MHz}$ において、 $Z_{in}(2f)$ 制御回路32に含まれる第1の線路21の長さ $L_d$ 及び第1のコンデンサ22の容量値を適切に設定して入力インピーダンスを調整し、 $Z_{in}(f) = 4 + j12\Omega$ 及び $Z_{in}(2f) = 0.5 + j9\Omega$ とした。このとき、高周波電力増幅器500の特性は、基本波周波数950MHz、ドレイン電圧3.5V、入力電力20dBmの条件で、出力電力32.5dBm、ドレイン効率75%である。これは、表1に示した増幅器 $\alpha$ と同じ特性であった。

【0096】さらに詳しい検討を行った結果、実施例5の高周波電力増幅器500においても、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の値を表1に示した各値または範囲に設定すれば、それに対応して表1に示した各高周波電力増幅器 $\alpha$ 、 $\beta$ 、 $\gamma$ と同様な動作特性が得られることが明らかとなった。

【0097】以上のように本実施例によれば、第1の実施例と同様な $Z_{in}(2f)$ 制御回路32を使用して2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を最適値に設定する際に、 $Z_{out}(2f)$ 制御回路を使用しなくてもよいことが明らかになった。この場合にも、 $Z_{in}(2f)$ 制御回路32に含まれる第2の線路21の長さ $L_d$ 及び／あるいは第2のコンデンサ22の容量を適切に制御して、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を先に図6に示した斜線領域に含まれるように設定することにより、実施例1と同様の性能が得られる。

【0098】(実施例6)図13に、第6の実施例の高周波電力増幅器600の回路図を示す。この高周波電力増幅回路600は、実施例2における高周波電力増幅回路200と同様な構成の入力インピーダンス整合回路270、及び実施例5における高周波電力増幅回路500と同様な構成の出力インピーダンス整合回路580を備えている。

【0099】高周波電力増幅器600を、基本波周波数950MHzにおいて動作効率が最大となる $Z_{out}(f) = 6 + j1\Omega$ 、 $Z_{out}(2f) = 0.5 + j13\Omega$ 、 $Z_{in}(f) = 4 + j12\Omega$ が得られるように設計し、実施例2と同様に第3の線路23からなる $Z_{in}(2f)$ 制御回路33を調整して、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を変化させた。その結果、高周波電力増幅器600においても、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の値を表1に示した各値または範囲に設定すれば、それに対応して表1に示した各高周波電力増幅器 $\alpha$ 、 $\beta$ 、 $\gamma$ と同様な動作特性が得られることが明らかとなった。

【0100】このように本実施例の高周波電力増幅器600の構成においても、実施例2と同様に $Z_{in}(2f)$ 制御回路33に含まれる第3の線路23の長さ $L_e$ を、その電気長が基本波周波数に相当する波長の $1/8$ より長くなるように設定して、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を先に図6に示した斜線領域に含まれるように設定する。これによって、実施例1と同様の性能が得られる。

【0101】(実施例7)図14に、第7の実施例の高周波電力増幅器700の回路図を示す。この高周波電力増幅回路700は、実施例3における高周波電力増幅回路300と同様な構成の入力インピーダンス整合回路370、及び実施例5における高周波電力増幅回路500と同様な構成の出力インピーダンス整合回路580を備えている。

【0102】高周波電力増幅器700を、基本波周波数950MHzにおいて動作効率が最大となる $Z_{out}(f) = 6 + j1\Omega$ 、 $Z_{out}(2f) = 0.5 + j13\Omega$ 、 $Z_{in}(f) = 4 + j12\Omega$ が得られるように設計し、実施例3と同様に $Z_{in}(2f)$ 制御回路に含まれる第4の線路24の長さ $L_f$ 及び第4のコンデンサ25の容量値を適切な値に設定して、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を変化させた。その結果、高周波電力増幅器700においても、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ の値を表1に示した各値または範囲に設定すれば、それに対応して表1に示した各高周波電力増幅器 $\alpha$ 、 $\beta$ 、 $\gamma$ と同様な動作特性が得られることが明らかとなった。

【0103】このように本実施例の高周波電力増幅器700の構成においても、実施例3と同様に $Z_{in}(2f)$ 制御回路34に含まれる第4の線路24の長さ $L_f$ 及び／または第4のコンデンサ25の容量を適切に設定する。これによって、2次高調波に対する入力インピーダンス $Z_{in}(2f)$ を、先に図6に示した斜線領域に含まれるように設定することにより、実施例1と同様の性能が得られる。

【0104】(実施例8)図15に、第8の実施例の高周波電力増幅器800の回路図を示す。この高周波電力



所定の値に設定する。これによって、より効率的な出力インピーダンスの整合が達成されて、高周波電力増幅器の動作効率がより向上する。

【0117】あるいは、請求項7及び11に規定するように、2次高調波に対する出力インピーダンスが前記電力用トランジスタの最大動作効率をもたらす値に設定されるように、出力インピーダンス制御回路を構成する。これによって、高周波電力増幅器の動作効率が向上する。

【図面の簡単な説明】

【図1】従来の高周波電力増幅器の構成を示す回路図である。

【図2】本発明の第1の実施例における高周波電力増幅器の構成を示す回路図である。

【図3】図2の高周波電力増幅器の $Z_{in}(f)$ 、 $Z_{out}(f)$ 、 $Z_{out}(2f)$ の最適値を示すスミスチャート図である。

【図4】図2の高周波電力増幅器に含まれる第2の線路の長さ $L_d$ を変化したときの、 $Z_{in}(2f)$ の変化を示すスミスチャート図である。

【図5】図2の高周波電力増幅器に含まれる第2の線路の長さ $L_d$ を変化したときの、高周波電力増幅器の出力特性を示す図である。

【図6】本発明の高周波電力増幅器における $Z_{in}(2f)$ の好ましい範囲を示すスミスチャート図である。

【図7】 $Z_{in}(2f)$ の位相角と高周波電力増幅器の出力特性との関係に関するシミュレーション結果を示す図である。

【図8】(a)～(c)は、本発明の高周波電力増幅器に含まれるFETのゲート端子における電圧電流波形を示す図である。

【図9】本発明の第2の実施例における高周波電力増幅器の構成を示す回路図である。

【図10】本発明の第3の実施例における高周波電力増幅器の構成を示す回路図である。

【図11】本発明の第4の実施例における高周波電力増幅器の構成を示す回路図である。

【図12】本発明の第5の実施例における高周波電力増幅器の構成を示す回路図である。

【図13】本発明の第6の実施例における高周波電力増

幅器の構成を示す回路図である。

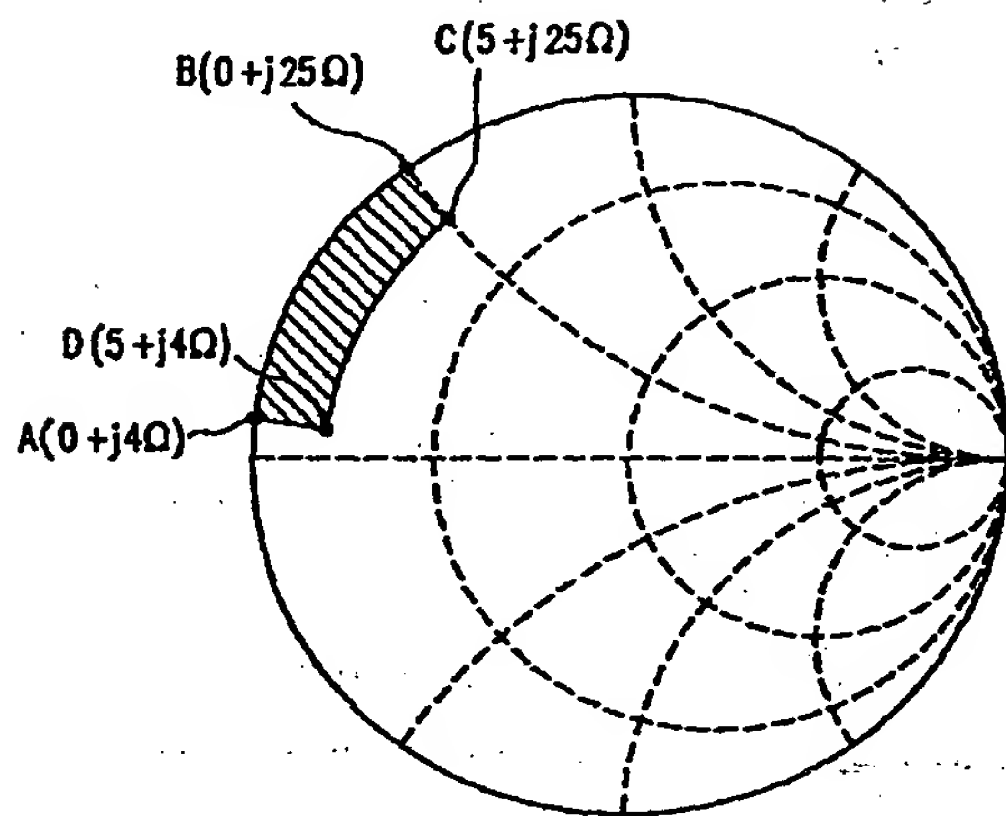
【図14】本発明の第7の実施例における高周波電力増幅器の構成を示す回路図である。

【図15】本発明の第8の実施例における高周波電力増幅器の構成を示す回路図である。

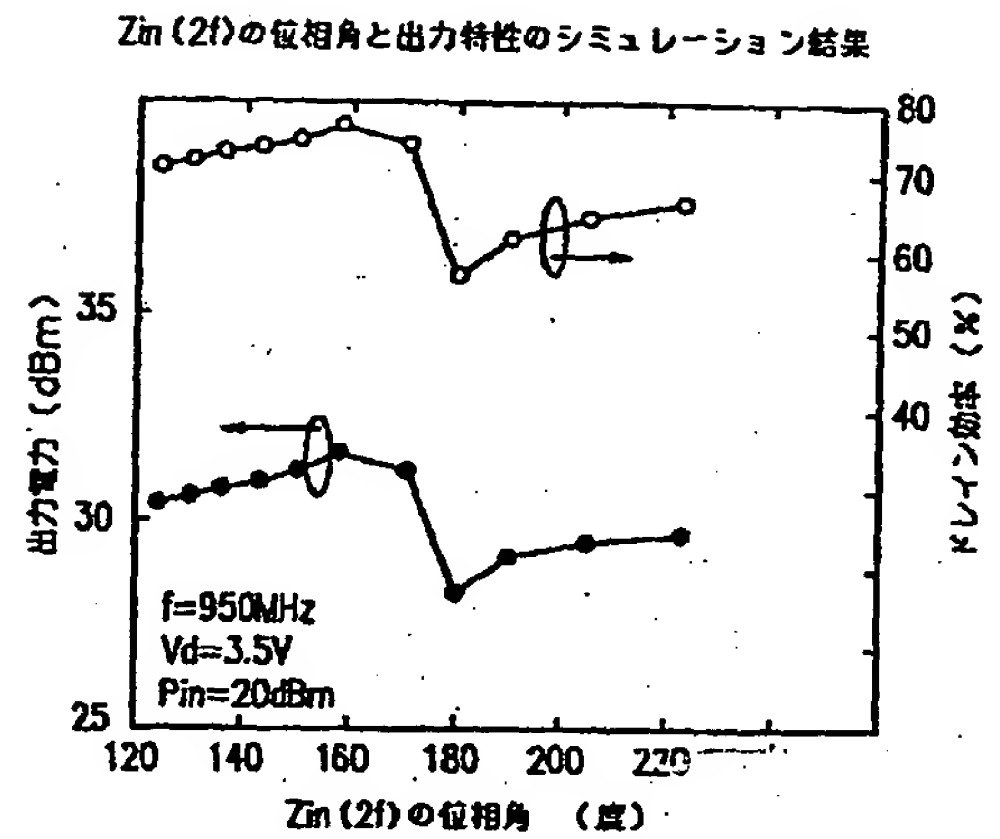
【符号の説明】

- 1 ゲートバイアス電圧供給端子
- 2 ドレインバイアス電圧供給端子
- 3 抵抗
- 10 4 チョークコイル
- 5 入力側RF端子
- 6 入力側直流阻止コンデンサ
- 7 入力側整合用線路
- 8 入力側整合用コンデンサ
- 9 FETのゲート
- 10 FETのソース
- 11 FETのドレイン
- 12 出力側整合用線路
- 13 出力側直流阻止コンデンサ
- 20 14 出力側RF端子
- 15 出力側整合用コンデンサ
- 16 第1の線路
- 17 第1のコンデンサ
- 21 第2の線路
- 22 第2のコンデンサ
- 23 第3の線路
- 24 第4の線路
- 25 第4のコンデンサ
- 27 第2の入力側整合用コンデンサ
- 30 28 第2の出力側整合用コンデンサ
- 31  $Z_{out}(2f)$ 制御回路(出力インピーダンス制御回路)
- 32、33、34  $Z_{in}(2f)$ 制御回路(入力インピーダンス制御回路)
- 50、100、200、300、400、500、600、700、800高周波電力増幅器
- 60 FET
- 70、170、270、370、470 入力インピーダンス整合回路
- 40 80、580 出力インピーダンス整合回路

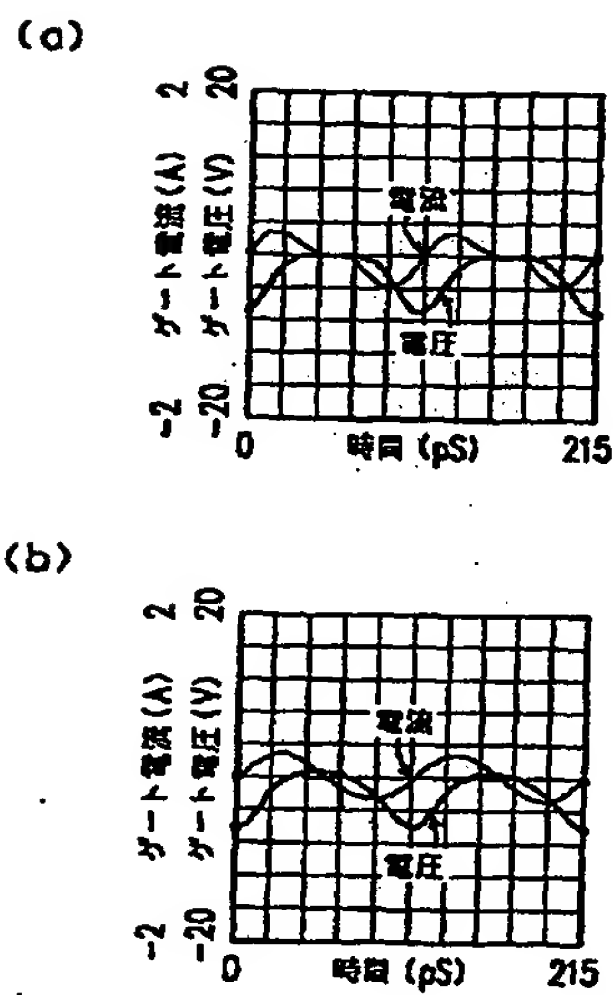
【図6】



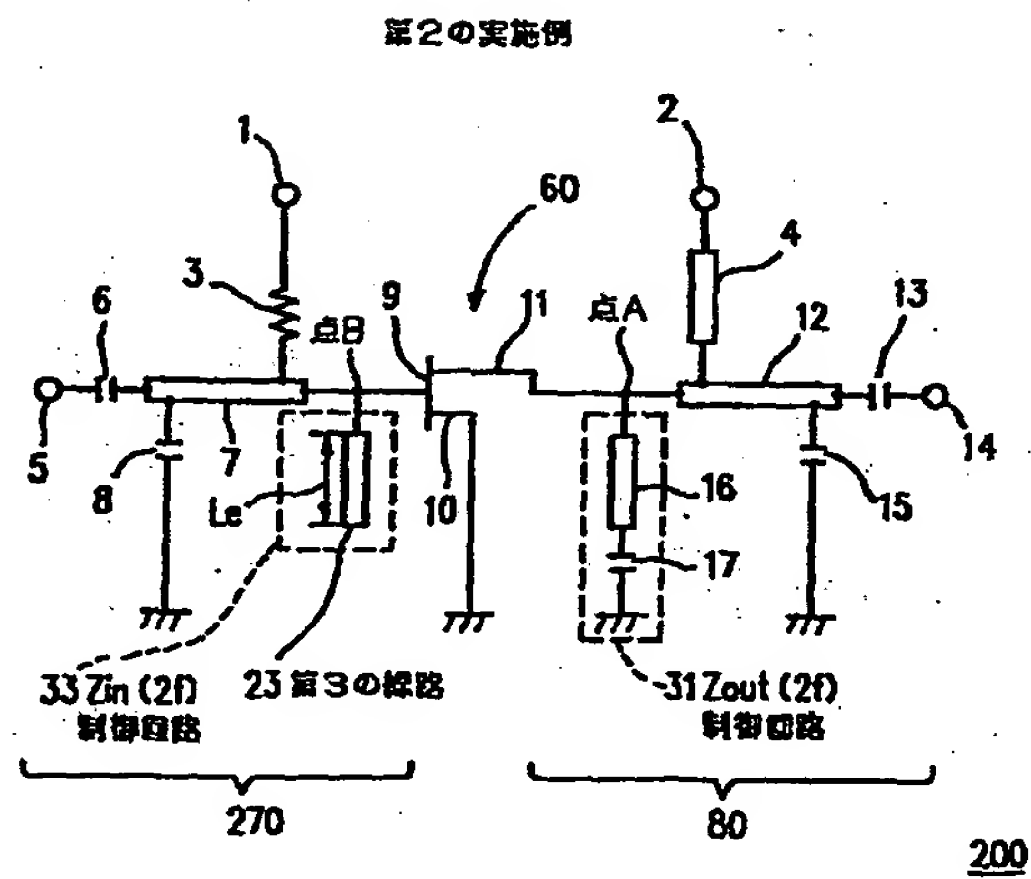
【図7】



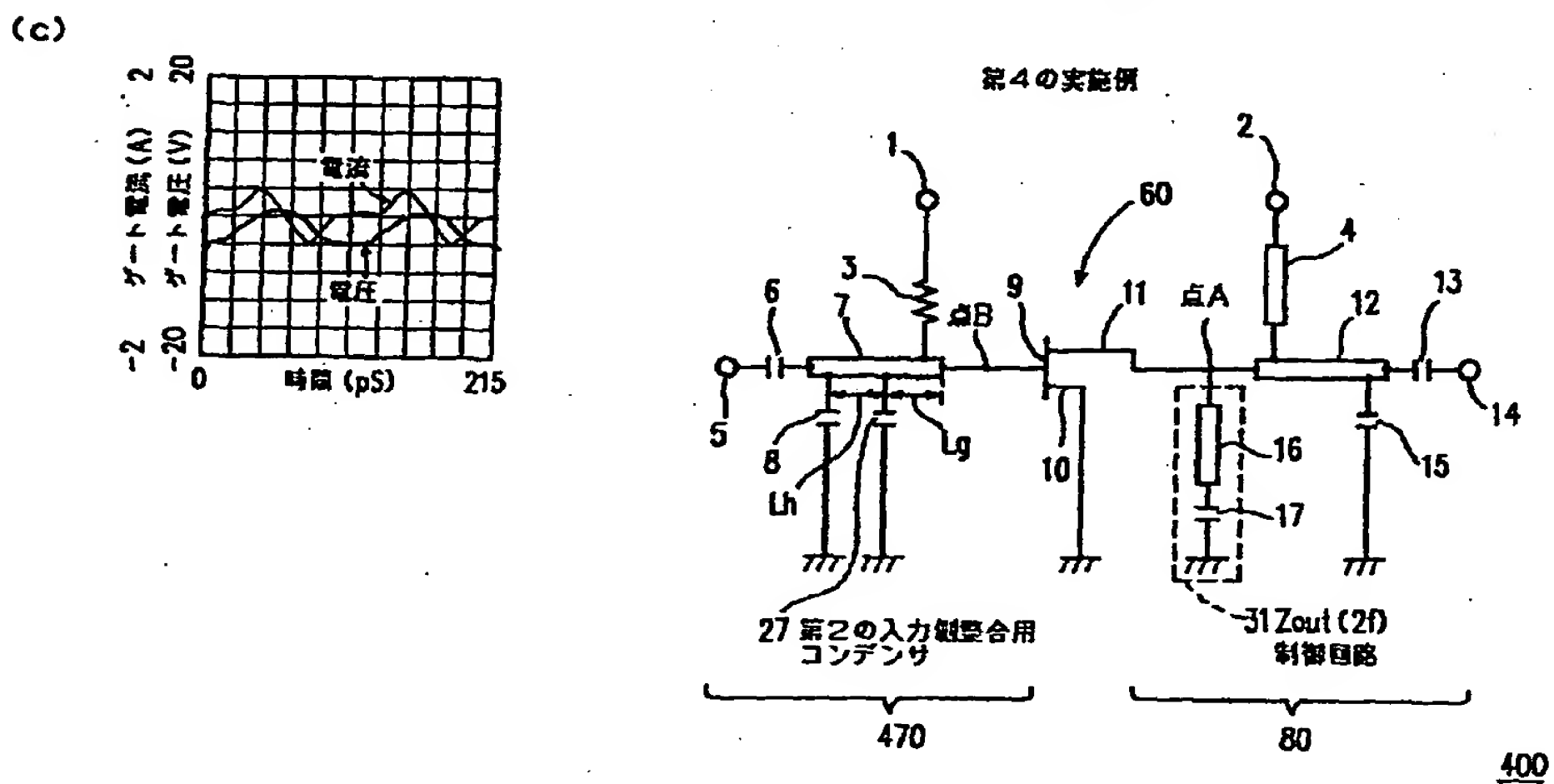
【図8】



【図9】



【図11】



## フロントページの続き

- (56)参考文献 特開 平4-326206 (J P, A)  
特開 平1-233812 (J P, A)  
特開 平5-175758 (J P, A)

